

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-109702

(43)Date of publication of application : 30.04.1993

(51)Int.Cl.

H01L 21/316
H01L 21/027
H01L 21/302

(21)Application number : 03-265828

(71)Applicant : NEC CORP

(22)Date of filing : 15.10.1991

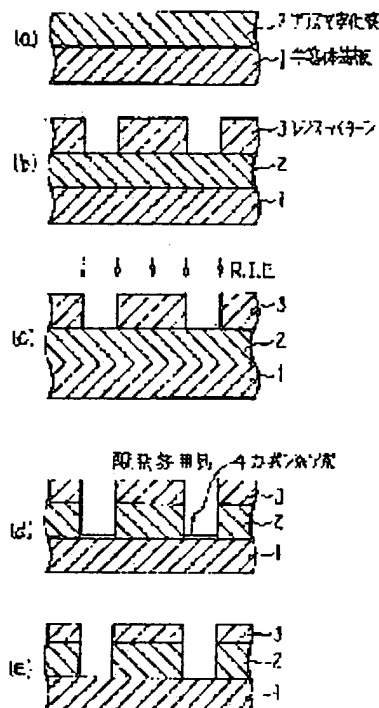
(72)Inventor : AKIYAMA TAKAO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To perform dry etching of a passivation film on a semiconductor substrate in a stable and clean state.

CONSTITUTION: A resist pattern 3 is used as a mask, and a passivation film 2 on a semiconductor substrate 1 is subjected to dry etching by using mixed gas wherein a small amount of oxygen is added to phlorocarbon based gas. The substrate 1 is successively processed by using oxygen plasma in the same equipment. Carbon based deposit 4 which is generated in the cause of dry etching of the passivation film 2 and adheres to the semiconductor substrate 1 and the inside of the etching chamber is eliminated by oxygen plasma, and the generation of particles can be restrained, so that dry etching can be performed in a stable and clean state. By increasing the processing time of oxygen plasma, the photo resist can be simultaneously eliminated, so that the processing period is also reduced.



LEGAL STATUS

[Date of request for examination]

10.12.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3250240

[Date of registration]

16.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-109702

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/316	P	8518-4M		
21/027				
21/302	F	7353-4M		
		7352-4M		
H 0 1 L 21/ 30				3 6 1 R

審査請求 未請求 請求項の数2(全 4 頁)

(21)出願番号 特願平3-265828

(22)出願日 平成3年(1991)10月15日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 秋山 孝夫

東京都港区芝五丁目7番1号日本電気株式会社内

(74)代理人 弁理士 内原 晋

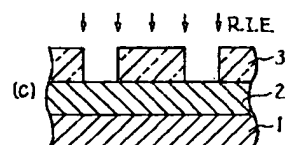
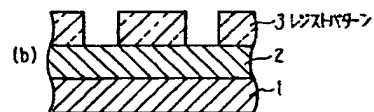
(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】半導体基板上のバッシベーション膜のドライエッチングを安定かつクリーンな状態で行うこと。

【構成】半導体基板1上に形成されたバッシベーション膜2を、レジストパターン3をマスクとして、フロロカーボン系ガスに少量の酸素を添加した混合ガスを用いてドライエッチングを行い、引き続きこの半導体基板1を、同一装置内で酸素プラズマにて処理を行う。

【効果】バッシベーション膜のドライエッチングで発生し、半導体基板上やエッチングチャンバ内に付着するカーボン系のデポを酸素プラズマにより除去することで、パーティクルの発生を抑えることができ、安定かつクリーンな状態でドライエッチングを行うことができる。また、上記酸素プラズマ処理の処理時間を延ばすことで、フォトリソの除去を同時に行うことができるため、工期短縮にもつながる。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 半導体基板上に形成されたパッシベーション膜をドライエッチング法によりパターンニングする半導体装置の製造方法において、フロロカーボン系ガスに少量の酸素を添加した混合ガスを用いてドライエッチングする第1の工程と、この工程に引き続き、酸素プラズマにさらす第2の工程とを含んでいることを特徴とする半導体装置の製造方法。

【請求項2】 上記酸素プラズマにさらす第2の工程により、上記第1の工程でマスクとして使用したフォトレジストを完全に除去することを特徴とする請求項1に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法にかかり、特に半導体装置のパッシベーション膜のドライエッチング技術に関する。

【0002】

【従来の技術】 半導体集積回路における製造工程のうち、アルミ配線形成後は、表面保護の目的で、表面にパッシベーション膜を形成する。これは、表面をキズから保護すると共に、外部からの汚染物質の侵入を防ぐ効果がある。これには、PSGやプラズマCVD法で堆積したシリコン窒化膜などが用いられる。このパッシベーション膜形成後、アルミ配線上部に、ボンディング用の穴が開けられる。これは、通常、フロン系ガスを用いたリアクティブ・イオンエッチング(R. I. E)法により行なわれる。

【0003】 以下に、パッシベーション膜にプラズマ窒化膜を用いた場合の、従来のエッチング技術を図を参照して説明する。

【0004】 図2(a)～(d)は、パッシベーション膜の従来のエッチング方法の1例を説明するための工程順に示す半導体チップの断面図である。

【0005】 まず、図2(a)に示すように、所定の拡散層、絶縁膜、配線等が形成された半導体基板1の表面に、プラズマ窒化膜2を、プラズマCVD法により約1μm成長する。次に、図2(b)に示すように、その上にフォトリソグラフィ工程により微細なレジストパターン3を厚さ約2.0μm形成する。次に、図2(c)に示すようにレジストパターン3をマスクとして、プラズマ窒化膜2を、リアクティブ・イオン・エッチング

(R. I. E.)法によりドライエッチングを行う。ここで用いられるドライエッチングガスとしては、フロロカーボン系ガス(CF₄、C₂F₆など)に、少量の酸素を添加した混合ガスが一般に用いられる。プラズマ窒化膜を、フロロカーボン系単独ガスでドライエッチングを行うと、エッチング面にカーボン系の反応生成物(以下、デポ物、と記す)が堆積し、プラズマ窒化膜のエッチング速度が低くなり、処理枚数が非常に減少する。し

たがって、通常、フロロカーボン系ガスに少量の酸素を添加することで、エッチング中に発生するこのデポ物を除去しつつ、エッチングを進行させることで、プラズマ窒化膜のエッチング速度を高めている。しかし、フロロカーボン系ガスの量に対して、添加する酸素の量が増大するにつれて、マスクとしてのレジストパターン3のエッチング量も増大するため、マスクとしての効果が減少してしまうため、添加する酸素の量は、フロロカーボン系ガスの量に対して、ある一定の割合以下であることが必要となってくる。

【0006】 この条件を満たすようなフロロカーボン系ガスと酸素の混合ガスで、プラズマ窒化膜をドライエッチングした場合、図2(d)に示すようにエッチング面にカーボン系のデポ物4が付着し、エッチング速度が低下する。また、エッチングチャンバー内にもこのデポ物が堆積するため、パーティクルの原因となり易い。このエッチング中に発生するパーティクルは、エッチング面に付着すると、エッチングのマスクの働きをするため、プラズマ窒化膜のエッチング不良を引き起こし、後工程のボンディング時に導通不良を引き起こし、歩留低下を引き起こす原因となるので好ましくない。

【0007】 一方、エッチング中にエッチング面に付着したカーボン系のデポ物は、後工程で、エッチングにマスクとして使用したフォトレジストを酸素プラズマで除去する際、同時に除去されるので問題はない。

【0008】 さて、パッシベーション膜にプラズマ窒化膜を用いた場合のドライエッチングの従来の実施例を具体的に示す。用いたガスはCF₄、20～40sccm(sccmは摂氏零度、1気圧の下で1分間に何CC流れるかを示すstandardcc/minuteの略)、酸素5～10sccmの混合ガスである。13.56MHzの高周波電源からの出力は1000～1300W、エッチング時の真空度は5～10Paとした装置を用い、エッチング時間は、各半導体基板2分間とし、連続50枚処理を行った。処理終了後、エッチングチャンバーを大気開放したところ、チャンバー内壁に大量のデポ物の堆積が認められた。また、処理した半導体基板を光学顕微鏡にて観察したところ、処理順が5番目の半導体基板から、表面にパーティクルの付着が認められ始め、このパーティクルは処理順が後になればなるほど数多く半導体基板の表面に観察された。

【0009】

【発明が解決しようとする課題】 上述した様に、半導体装置のパッシベーション膜のドライエッチングを行う場合、フロロカーボン系ガスに少量の酸素を添加した混合ガスが一般に用いられるが、この場合、エッチングチャンバー内にカーボン系のデポ物となって堆積するため、エッチング中のパーティクルは発生原因となり易く、このパーティクルは、エッチング面に付着するとエッチングのマスクの働きをするため、パッシベーション膜のエ

ッチング不良を引き起こし、歩留低下の原因となり易いという問題点があった。

【0010】

【課題を解決するための手段】本発明の半導体装置の製造方法は、半導体基板上に形成されたバッシベーション膜をドライエッチング法によりパターンニングする半導体装置の製造方法において、フロロカーボン系ガスに少量の酸素を添加した混合ガスを用いてドライエッチングする第1の工程と、この工程に引き続き、酸素プラズマにさらす第2の工程を有している。

【0011】

【実施例】次に、本発明について、図面を参照して説明する。図1(a)～(e)は、本発明の一実施例を説明するための工程順断面図である。

【0012】まず、図1(a)に示すように、所定の拡散層、絶縁膜、配線等が形成された半導体基板1の表面に、プラズマ窒化膜2をプラズマCVD法により約1μm成長する。

【0013】次に、図1(b)に示すように、その上にフォトリソグラフィ工程により微細なレジストパターン3を厚さ約2.0μm形成する。次に、図1(c)に示すようにレジストパターン3をマスクとして、プラズマ窒化膜2をR. I. E. 法によりドライエッチングを行う。エッチング装置としては、枚葉式のR. I. E. 装置を使用し、ドライエッチングガスとしては、40sccmのフロン系ガスであるCF₄と、酸素10sccmの混合ガスを使用する。この時、例えばエッチング時の圧力5～10Paとし、高周波電源の出力は1200Wとする。この条件下で、プラズマ窒化膜2のドライエッチング速度は約600nm(ナノメートル)/minが得られるため、エッチング時間は2分間とした。エッチング終了後、半導体基板1をチャンバー内に残し、チャンバーを十分に排気する。

【0014】しかる後、図1(d)に示すように半導体基板1を酸素プラズマにさらした。酸素の流量は50sccmとし、圧力は20Pa、高周波電源の出力は500W、処理時間は各半導体基板ごとに10秒とした。バッシベーション膜をドライエッチングする第1の工程と、半導体基板を酸素プラズマにさらす第2の工程を連続で50枚の半導体基板に対して行った後エッチングチャンバーを大気開放したところ、従来技術で見られた様なチャンバー内壁への大量のデポ物は全く見られなかった。また、処理した半導体基板を光学顕微鏡にて観察したところ、図1(e)に示すようにエッチング面にカーボン系のデポ物はなく半導体基板表面にパーティクルの付着は認められなかった。このことから、エッチング中にチャンバー内壁に付着したカーボン系のデポ物は、その後酸素プラズマにさらされたことで完全に除去され、

ゆえパーティクルの発生が抑えられたことが確認された。

【0015】次に、本発明の他の実施例について説明する。この実施例は、前述の実施例の中にある、半導体基板を酸素プラズマ雰囲気さらす時間が異なるものである。すなわち、本実施例においては、プラズマ窒化膜2のドライエッチング後、前述の実施例と同様にエッチングチャンバー内を十分に排気した後、半導体基板を酸素プラズマ雰囲気に約2分さらす。その際、例えば酸素の流量は50sccm、圧力は20Pa、高周波電源の出力を500Wとすれば良い。本実施例では、プラズマ窒化膜2のエッチング後、半導体基板1を酸素プラズマに長時間さらすことで、チャンバー内のカーボン系デポを除去するだけでなく、プラズマ窒化膜2のドライエッチングの際マスクとして使用したレジストパターン3も同時に除去することを特徴としている。本実施例においても、実際に上記工程により半導体基板をドライエッチングし、上記条件で酸素プラズマにさらす処理を連続50枚処理した後、エッチングチャンバーを大気開放したところ、前述の実施例と同様、チャンバー内壁へのデポ物はなく、また、半導体基板表面にパーティクルの発生も認められなかった。また半導体基板上のフォトレジストも完全に除去されていることが確認された。

【0016】

【発明の効果】以上説明したように本発明は、半導体基板上に形成されたバッシベーション膜をドライエッチング法によりパターンニングする半導体装置の製造方法において、フロロカーボン系ガスに少量の酸素を添加した混合ガスを用いてドライエッチングする第1の工程の後、引き続き、酸素プラズマにさらす第2の工程を含んでいるので、ドライエッチング中にチャンバー内壁に付着するデポ物を除去することができるため、エッチング不良の原因となるパーティクルの発生を抑えることが出来、半導体装置の信頼性及び歩留は向上する。また、上記第2の工程の時間を延ばすことで、通常ドライエッチングの後工程として行うフォトレジストの除去を同時に行うことができるため、工期短縮にもつながる。

【図面の簡単な説明】

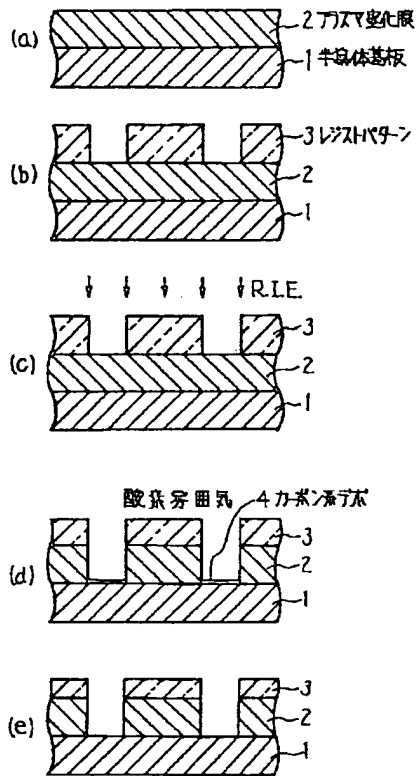
【図1】本発明の実施例を説明するための半導体チップの断面図。

【図2】従来の半導体の製造方法を説明するための半導体チップの断面図。

【符号の説明】

- 1 半導体基板
- 2 プラズマ窒化膜
- 3 レジストパターン
- 4 カーボン系のデポ物

【図1】



【図2】

